This Page Is Inserted by IFW Operations and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problems Mailbox.



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 04324954 A

(43) Date of publication of application: 13 . 11 . 92

(51) Int. CI

(19)

H01L 21/68 H01L 21/285

(21) Application number: 03095380

(22) Date of filing: 25 . 04 . 91

(71) Applicant:

HITACHI LTD HITACHI TOBU

SEMICONDUCTOR LTD

(72) Inventor:

ICHINOHE HIROYASU

(54) SEMICONDUCTOR MANUFACTURING **EQUIPMENT**

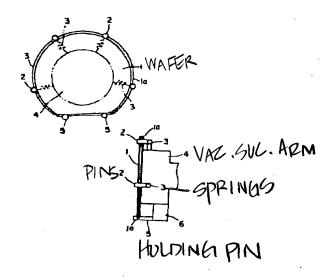
(57) Abstract:

PURPOSE: To prevent the presence of a holding pin from affecting the treatment surface of a semiconductor wafer by a method wherein the semiconductor wafer is held taking advantage of its beveled part.

CONSTITUTION: A vacuum suction arm 4 which holds a semiconductor wafer 1 and semiconductor wafer holding pins 2 mounted through the intermediary of springs 3 fixed to the suction arm 4 provided. The beveled part 1a of the semiconductor wafer 1 is held as sucked by a sucking hole provided on the suction arm 4 enabling the beveled part 1a provided to the peripheral edge of the semiconductor wafer 1 to be held by the elastic force of the springs 3. A holding mechanism 6 provided with holding pins 5 is provided on the lower part of the arm 4 to support the semiconductor wafer 1 from below. As mentioned above, nothing is provided to cover the surface of the semiconductor wafer 1, so that a uniform film can be formed on a semiconductor wafer, and consequently a normal pellet can be manufactured eliminating conventionally generated pawl-scratched

pellet.

COPYRIGHT: (C)1992,JPO&Japio



(54) SEMICONDUCTOR DEVICE

(11) 4-324953 (A)

(43) 13.11.1992 (19) JP (72) ATSUSHI AOKI

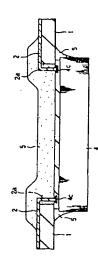
(21) Appl. No. 3-95506

(22) 25.4.1991

(71) HITACHI LTD(1) (51) Int. Cl5. H01L21/66

PURPOSE: To provide a semiconductor device which adopts a tape carrier structure where a short circuit is prevented from occurring between the peripheral edge of a semiconductor chip and a lead wiring or lead wirings or the peripheal edge of the semiconductor chip and a bump electrode or the bump electrodes.

CONSTITUTION: In a semiconductor device which adopts a tape carrier structure, the opening la of a flexible film 1 is provided in a region of a semiconductor chip 4 located between the peripheral edge of an element forming surface and an outer terminal 4c, and a part of the flexible film 1 is provided between the peripheral edge of the semiconductor chip 4 and a wiring 2.



(54) SEMICONDUCTOR MANUFACTURING EQUIPMENT

(11) 4-324954 (A)

Ţ

(43) 13.11.1992 (19) JP

(21) Appl. No. 3-95380

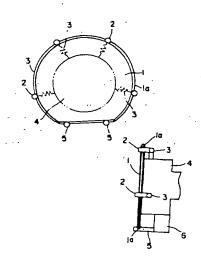
(22) 25.4.1991

(71) HITACHI LTD(1) (72) HIROYASU ICHINOHE

(51) Int. Cl⁵. H01L21/68,H01L21/285

PURPOSE: To prevent the presence of a holding pin from affecting the treatment surface of a semiconductor wafer by a method wherein the semiconductor wafer is held taking advantage of its beveled part.

CONSTITUTION: A vacuum suction arm 4 which holds a semiconductor wafer 1 and semiconductor wafer holding pins 2 mounted through the intermediary of springs 3 fixed to the suction arm 4 provided. The beveled part 1a of the semiconductor wafer 1 is held as sucked by a sucking hole provided on the suction arm 4 enabling the beveled part la provided to the peripheral edge of the semiconductor wafer 1 to be held by the elastic force of the springs 3. A holding mechanism 6 provided with holding pins 5 is provided on the lower part of the arm 4 to support the semiconductor wafer 1 from below. As mentioned above, nothing is provided to cover the surface of the semiconductor wafer 1, so that a uniform film can be formed on a semiconductor wafer, and consequently a normal pellet can be manufactured eliminating conventionally generated pawl-scratched pellet.



(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(11) 4-324955 (A)

(43) 13.11.1992 (19) JP

(21) Appl. No. 3-95436

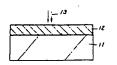
(22) 25.4.1991

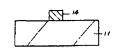
(71) MATSUSHITA ELECTRIC IND CO LTD (72) KAZUHIKO HASHIMOTO(3)

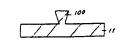
(51) Int. Cls. H01L21/76,H01L21/027,H01L21/302,H01L21/316

PURPOSE: To enable a semiconductor silicon substrate to be easily and fully insulated by isolation.

CONSTITUTION: An electron beam resist 12 is applied onto the surface of a semiconductor silicon substrate 11 as thick as 0.5 µm through a spin coat method and subjected to a pre-baking process, then the pre-baked resist 12 is irradiated with an electron beam 13 through a lithography technique and developed for the formation of a fine resist pattern 14 $0.4\mu m$ in width. Furthermore, the substrate 11 is etched as deep as $0.5\mu m$ or so with etching gas such as CHF3 of the like using the pattern 14 as a mask for the transfer of it. At this point, the substrate 11 is so etched as to enable the transferred pattern to be invertedly tapered. Thereafter, the substrate 11 is thermally oxidized to form a silicon oxide film 15 100nm or so in thickness on its surface. As the lower part of the protrudent pattern is constricted, the oxide film is joined together by oxidization, whereby a semiconductor silicon 100 left inside the pattern is fully isolated from the substrate 11, and consequently a fine element can be isolated.









FΙ

(19)日本国特許庁 (JP) (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-324954

(43)公開日 平成4年(1992)11月13日

(51) Int.Cl.⁶

، مسر جمسر ،

識別記号

庁内整理番号

技術表示箇所

HO1L 21/68

N 8418-4M

21/285

S 7738-4M

審査請求 未請求 請求項の数2(全 3 頁)

(21)出願番号

(22)出願日

特願平3-95380

(71)出願人 000005108

株式会社日立製作所

平成3年(1991)4月25日

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000233527

日立東部セミコンダクタ株式会社

埼玉県入間郡毛呂山町大字旭台15番地

(72)発明者 一戸 裕康

埼玉県入間郡毛呂山町大字旭台15番地 日

立東部セミコンダクタ株式会社内

(74)代理人 弁理士 小川 勝男

(54) 【発明の名称】 半導体製造装置

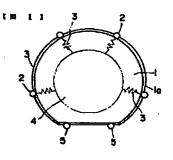
(57)【要約】

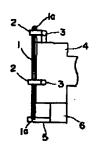
(修正有)

【目的】本発明は半導体製造装置、特にウエハ保持の爪 跡を残さないウエハ保持機構を提供することにある。

【構成】ウエハ1側面を押圧して保持するウエハ保持機

【効果】ウエハ側面を押圧して保持具がおおいかぶさる ことがなくなるようにしウエハ処理時にウエハに影響が 出ない。





1

【特許請求の範囲】

【請求項1】 半導体ウエハの表面処理を行う半導体製造装置において、前配ウエハの側面を保持しウエハを保持することを特徴とする半導体製造装置。

【請求項2】 前記表面処理はA1蒸着工程であることを特徴とする請求項1の半導体製造装置。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は半導体の製造装置に係り、特にスパッタ等を用いて半導体ウエハ上にA1蒸着 10 膜等を形成する半導体製造装置に適用して有効な技術に 関するものである。

[0002]

【従来の技術】半導体を製造する工程においては、様々なものがあるが、前工程とよばれる半導体ウエハの製造工程においては、半導体ウエハ上に蒸着やCVDにおいて所望の膜を形成する工程がある。このような工程で使用する半導体製造装置を示したものとして特別昭58~212125号がある。

[0003]

【発明が解決しようとする課題】しかし、上記したような製造装置は半導体ウエハを保持するために半導体ウエハの周囲を爪で保持するのが一般的である。

【0004】このため前記爪が半導体ウエハ処理後のウエハ表面周囲に爪跡を残すようになってしまうという問題があった。この爪跡は特に配線層として形成されるアルミニウム層に影響を与え、爪跡の残った部分の配線層を不良としてしまうという問題があった。また爪による保持の場合は爪跡は半導体ウエハ処理の終了後の爪周囲の半導体チップに分離したものの数枚を不良にしてしま30うという問題があった。このような問題は、ウエハ検査時に対象半導体チップ部にインクを適下し不良ペレットを示す必要が有り、工程増加一因となっていた。

【0006】本願発明者はこのような問題を検討中、一般に半導体ウエハの周辺に割れかけ防止のために面取り処理が行われていることに着目した。

【0006】本顧発明の目的は上記したような問題を解 決し、爪跡の残らない半導体ウエハを提供することので きる半導体製造装置を提供することにある。

[0007]

【0008】すなわち半導体ウエハの表面処理を行う半 導体製造装置において、前記ウエハの周辺の側面に形成 された面取り部を押圧しウエハを保持する半導体製造装 置である。

[00091

【作用】上記した手段によれば、半導体ウエハ表面を覆 的なものによってものが存在しないため、半導体ウエハ上に均一な膜が 50 のとおりである。

形成され、従来の爪跡周囲のペレットも通常のペレット と同じように製造することが可能となる。

[0010]

【実施例】図1は本発明の実施例である半導体製造装置の要部を示した正面図と側面図、図2は本発明の製造装置を示した概略正面図、図3は図1に示した本発明の半導体製造装置の要部に半導体ウエハを搬送する搬送機構を示した一部断面側面図である。

【0011】本実施例において対象となる半導体製造装置は蒸着関連プロセスを枚葉式にて行うものである。半 導体ウエハ1はその側面が面取りされている。

【0012】図1に示したように本実施例の要部は半導体ウエハ1を保持する真空吸着アーム4と前記吸着アームに取り付けられたパネ3を介して取り付けられた半導体ウエハ1は前記吸着アーム4に形成された吸着孔(図示せず)に吸着保持されるとともに半導体ウエハ1の周囲に形成されている面取り部1aをパネ3の弾性力により保持している。この吸着アーム4はその下部に半導体ウエハを下から支える保持ピン5を有する保持機構6が取付けられている。この保持機構6は半導体ウエハ1が本装置に搬送される時にピン5が可動するように構成されており、半導体ウエハ処理時には半導体ウエハ1を保持する。

【0013】図2に示したように本実施例の半導体製造 装置は、本体7に仕切8で仕切られた室内にそれぞれ図 1に示した要部を有するように形成されている。このよ うな装置に図示しない扉が覆いそれぞれの室内を分離し て構成する。この室内ではそれぞれ吸着アームおよび保 特ピンによって保持された半導体ウエハが各々の工程で の処理を受ける。

【0014】この処理については例えば、蒸着工程の前処理や後処理の工程が行われる。

【0015】図3に示したように本実施例での製造装置は吸着アーム4に半導体ウエハ1を供給する。蒸着処理の対象となる半導体ウエハ1治具10に納められ処理室面9の近傍まで搬送される。処理室面9に配置された吸着アーム4は通常位置する面から全面に移動し、保持機構6が可動し保持ピン5を解放する。治具10下部から半導体ウエハ1を吸着アーム値まで押し上げる。この後保持ピン5は吸着アーム4二保持されるとともに、保持ピン2により弾性的に保持され、保持ピンによりオリフラ部を保持される。この保持ピンは面取り部で半導体ウエハ1を保持するように構成されているため、半導体ウエハの処理表面にはピンが覆わないような構成となっている。その後、処理室面まで吸着アームは後退し、図示しない彫が処理室を密閉した後処理工程が行われる。

[0016]

【発明の効果】本願において開示される発明のうち代表 的なものによって得られるものの効果を説明すれば下記 のとおりである。 3

【0017】すなわち、半導体ウエハの面取り部を保持することによって半導体ウエハを保持するので、半導体ウエハ上の処理表面に保持ピンが存在することによる影響は発生しないという効果が得られる。

【0018】また、半導体表面に保持ピンによる影響がないので、半導体ウエハ上に形成された半導体チップを通常に処理のみで製造することができる。

【図面の簡単な説明】

【図1】本発明の実施例である半導体製造装置の要部を 示した正面図と側面図である

【図2】本発明の製造装置を示した概略正面図である

【図3】図1に示した本発明の半導体製造装置の要部に 半導体ウエハを搬送する搬送機構を示した一部断面図で ある

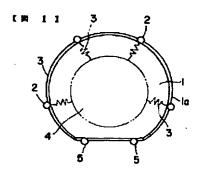
(3)

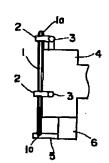
【符号の説明】

- 1 半導体ウエハ
- 2 保持ピン
- 3 パネ
- 4 吸着アーム
- 5 保持ピン
- 6 保持機構
- 7 製造装置
- 10 8 仕切
 - 9 処理室面
 - 10 治具

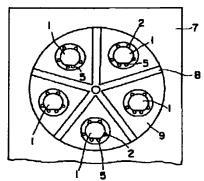
【図1】

【図2】





C ES 2 1



[図3]

[8 11

